

#2
Priority
K. Jones
2/19/02

501.41062X00

J1046 U.S. PTO
10/035146
01/04/02

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant(s): KURAHASHI, et al.
Serial No.: Not assigned
Filed: January 4, 2002
Title: LIQUID CRYSTAL DISPLAY DEVICE
Group: Not assigned

LETTER CLAIMING RIGHT OF PRIORITY

Honorable Commissioner of
Patents and Trademarks
Washington, D.C. 20231

January 4, 2002

Sir:

Under the provisions of 35 USC 119 and 37 CFR 1.55, the applicant(s) hereby claim(s) the right of priority based on Japanese Application No.(s) 2001-019809 filed January 29, 2001.

A certified copy of said Japanese Application is attached.

Respectfully submitted,

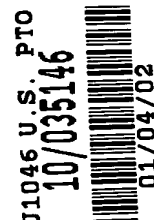
ANTONELLI, TERRY, STOUT & KRAUS, LLP



Melvin Kraus
Registration No. 22,466

MK/amr
Attachment
(703) 312-6600

日 本 国 特 許 庁
JAPAN PATENT OFFICE



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2001年 1月29日

出 願 番 号

Application Number:

特願2001-019809

出 願 人

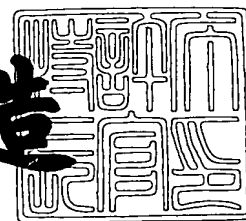
Applicant(s):

株式会社日立製作所

2001年 8月31日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3079268

【書類名】 特許願

【整理番号】 330000376

【あて先】 特許庁長官殿

【国際特許分類】 G02F 1/133

【発明者】

 【住所又は居所】 千葉県茂原市早野 3 3 0 0 番地 株式会社日立製作所
 ディスプレイグループ内

 【氏名】 倉橋 永年

【発明者】

 【住所又は居所】 千葉県茂原市早野 3 3 0 0 番地 株式会社日立製作所
 ディスプレイグループ内

 【氏名】 仲吉 良彰

【発明者】

 【住所又は居所】 千葉県茂原市早野 3 3 0 0 番地 株式会社日立製作所
 ディスプレイグループ内

 【氏名】 石井 正宏

【特許出願人】

 【識別番号】 000005108

 【氏名又は名称】 株式会社日立製作所

【代理人】

 【識別番号】 100083552

 【弁理士】

 【氏名又は名称】 秋田 収喜

 【電話番号】 03-3893-6221

【手数料の表示】

 【予納台帳番号】 014579

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 液晶表示装置

【特許請求の範囲】

【請求項 1】 液晶を介して対向配置される基板のうち一方の基板の該液晶側の画素領域に、ゲート信号線からの走査信号の供給により駆動される薄膜トランジスタと、この薄膜トランジスタを介してドレイン信号線からの映像信号が供給される画素電極と、この画素電極との間に電界を生じせしめる対向電極とが備えられ、

前記対向電極は積層絶縁膜を介して画素電極の上層に形成され、

前記積層絶縁膜は、前記薄膜トランジスタのゲート絶縁膜を一部とする絶縁膜、無機材料層と有機材料層の順次積層体からなる保護膜からなり、

前記対向電極は一方向に延在し該一方向に交差する方向に並設される複数の帯状電極からなるとともに、前記画素電極は画素領域の大部分の領域に形成される透光性の平面状電極からなることを特徴とする液晶表示装置。

【請求項 2】 画素電極と層を同じにして対向電圧信号線が形成され、この対向電圧信号線は前記積層絶縁膜に形成されたスルホールを通して対向電極に接続されていることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】 画素電極はこの上層に形成される積層絶縁膜に形成されたスルホールと薄膜トランジスタのソース電極の上層に形成される保護膜に形成されたスルホールとを通して該ソース電極に接続されていることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 4】 複数の各対向電極はドレイン信号線とほぼ平行に形成されているとともに、該ドレイン信号線に重畳され、かつ該ドレイン信号線と中心軸がほぼ一致づけられて該ドレイン信号線よりも幅広の対向電極を備えることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 5】 液晶を介して対向配置される基板のうち一方の基板の該液晶側の画素領域に、ゲート信号線からの走査信号の供給により駆動される薄膜トランジスタと、この薄膜トランジスタを介してドレイン信号線からの映像信号が供給される画素電極と、この画素電極との間に電界を生じせしめる対向電極とが備

えられ、

前記対向電極は保護膜を介して画素電極の上層に形成され、

前記保護膜は、無機材料層と有機材料層の順次積層体からなり、

前記対向電極は一方向に延在し該一方向に交差する方向に並設される複数の帯状電極からなるとともに、前記画素電極は画素領域の大部分の領域に形成される透光性の平面状電極からなることを特徴とする液晶表示装置。

【請求項 6】 画素電極は薄膜トランジスタのゲート絶縁膜を一部とする絶縁膜上に形成されているとともに、この絶縁膜の下層に対向電圧信号線が形成され、この対向電圧信号線は前記保護膜および絶縁膜を貫通するスルホールを通して対向電極に接続されていることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 7】 複数の各対向電極はドレイン信号線とほぼ平行に形成されているとともに、該ドレイン信号線に重畳され、かつ該ドレイン信号線と中心軸がほぼ一致づけられて該ドレイン信号線よりも幅広の対向電極を備えることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 8】 液晶を介して対向配置される基板のうち一方の基板の該液晶側の画素領域に、ゲート信号線からの走査信号の供給により駆動される薄膜トランジスタと、この薄膜トランジスタを介してドレイン信号線からの映像信号線が供給される画素電極と、この画素電極との間に電界を生じせしめる対向電極とが備えられ、

前記画素電極は、前記薄膜トランジスタを被って形成される無機材料層からなる第 1 保護膜上に画素領域の大部分に及んで平面状に形成されているとともに、該第 1 保護膜に形成されたコンタクトホールを通して該薄膜トランジスタのソース電極に接続された透光性の導電材からなり、

前記対向電極は、前記第 1 保護膜上に前記画素電極をも被って形成された有機材料層からなる第 2 の保護膜上に形成されているとともに、一方向に延在され該方向に交差する方向に並設された複数の電極群とからなることを特徴とする液晶表示装置。

【請求項 9】 対向電極は、透光性の導電材からなることを特徴とする請求項 8 に記載の液晶表示装置。

【請求項 1 0】 ドレイン信号線とその中心線をほぼ同じにして重畳して配置される対向電極が存在し、その対向電極の幅は該ドレイン信号線の幅よりも大きく形成されていることを特徴とする請求項 8 に記載の液晶表示装置。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は液晶表示装置に係り、いわゆる横電界方式と称される液晶表示装置に関する。

【 0 0 0 2 】

【従来の技術】

横電界方式と称される液晶表示装置は、液晶を介して対向配置される基板のうち一方の基板の液晶側の各画素領域に画素電極と対向電極とが形成され、これら各電極の間に発生する電界のうち基板にほぼ平行な方向の成分によって、液晶の光透過率を制御するようになっている。

そして、このような液晶表示装置のうち、画素電極と対向電極とを絶縁膜を介して異なる層に形成し、一方の電極を画素領域のほぼ全域に形成された透明電極として形成するとともに、他方の電極を該画素領域のほぼ全域にわたって一方向に延在し該方向に並設する方向に並設された複数のストライプ状の透明電極として形成したものが知られるに到っている。

このような技術としては、たとえば、K.Tarumi, M.Bremer, and B.Schuler, I EICE TRANS.ELECTRON., VOL. E79-C NO.8, pp. 1035-1039, AUGUST 1996 に詳述されている。

なお、このような液晶表示装置にはいわゆるアクティブ・マトリクス方式が適用され、たとえば x 方向に延在され y 方向に並設されるゲート信号線と y 方向に延在され x 方向に並設されるゲート信号線とで囲まれる各画素領域に、一方のゲート信号線からの走査信号の供給によって駆動されるスイッチング素子が備えられ、このスイッチング素子を介して一方のドレイン信号線からの映像信号が前記画素電極に供給されるようになっている。

【 0 0 0 3 】

【発明が解決しようとする課題】

しかしながら、このように構成された液晶表示装置は、画素電極と対向電極との間に生じる電界のうち、基板にほぼ垂直方向に生じる電界による残像が生じ易いことが指摘されているとともに、さらなる開口率の向上も要望されていた。

本発明は、このような事情に基づくもので、その目的は、残像の生じ難い液晶表示装置を提供することにある。

また、他の目的は開口率を向上させた液晶表示装置を提供することにある。

【0 0 0 4】

【課題を解決するための手段】

本発明において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

【0 0 0 5】

すなわち、本発明による液晶表示装置は、たとえば、液晶を介して対向配置される基板のうち一方の基板の該液晶側の画素領域に、ゲート信号線からの走査信号の供給により駆動される薄膜トランジスタと、この薄膜トランジスタを介してドレイン信号線からの映像信号が供給される画素電極と、この画素電極との間に電界を生じせしめる対向電極とが備えられ、前記対向電極は積層絶縁膜を介して画素電極の上層に形成され、前記積層絶縁膜は、前記薄膜トランジスタのゲート絶縁膜を一部とする絶縁膜、無機材料層と有機材料層の順次積層体からなる保護膜からなり、前記対向電極は一方向に延在し該一方向に交差する方向に並設される複数の帯状電極からなるとともに、前記画素電極は画素領域の大部分の領域に形成される透光性の平面状電極からなることを特徴とするものである。

【0 0 0 6】

このように構成した液晶表示装置は、画素電極と対向電極との間に介在される絶縁膜は無機材料層と有機材料層の順次積層体から構成され、その誘電率を小さくすることができ、また厚膜化が容易であることから、基板にほぼ垂直方向に生じる電界による残像が生じ難なる。

【0 0 0 7】

また、本発明による液晶表示装置は、上記の構成において、複数の各対向電極

はドレイン信号線とほぼ平行に形成されているとともに、該ドレイン信号線に重畳され、かつ該ドレイン信号線と中心軸がほぼ一致づけられて該ドレイン信号線よりも幅広の対向電極を備えることを特徴とするものである。

【0008】

このように構成した液晶表示装置は、ドレイン信号線の形成領域においてもそれに重畳させて対向電極が形成されていることから、開口率を向上させることができるようになる。

【0009】

【発明の実施の形態】

以下、本発明による液晶表示装置の実施例を図面を用いて説明をする。

【0010】

実施例1.

《等価回路》

図2は本発明による液晶表示装置の等価回路を示す図である。同図は等価回路であるが、実際の幾何学配置に対応した図となっている。

同図において、透明基板SUB1があり、この透明基板SUB1は液晶を介して他の透明基板SUB2と対向して配置されている。

【0011】

前記透明基板SUB1の液晶側の面には、図中x方向に延在しy方向に並設されるゲート信号線GLと、このゲート信号線GLと絶縁されてy方向に延在しx方向に並設されるドレイン信号線DLとが形成され、これら各信号線で囲まれる矩形状の領域が画素領域となり、これら各画素領域の集合によって表示部ARを構成するようになっている。

【0012】

また、各ゲート信号線GLの間には該ゲート信号線GLと平行に配置された対向電圧信号線CLが形成されている。これら各対向電圧信号線CLは後述する映像信号に対して基準となる信号（電圧）が供給されるようになっており、各画素領域において後述する対向電極CTと接続されるようになっている。

【0013】

各画素領域には、一方のゲート信号線GLからの走査信号（電圧）の供給によって駆動される薄膜トランジスタTFTと、この薄膜トランジスタTFTを介して一方のドレイン信号線DLからの映像信号（電圧）が供給される画素電極PIXが形成されている。

【 0 0 1 4 】

また、画素電極PIXと対向電圧信号線CLとの間には容量素子Cstgが形成され、この容量素子Cstgによって、前記薄膜トランジスタTFTがオフした際に、画素電極PIXに供給された映像信号を長く蓄積させるようになっている。

【 0 0 1 5 】

各画素領域における画素電極PIXは、この画素電極PXと隣接する対向電極CTとの間に透明基板SUB1に対してほぼ平行な成分を有する電界を発生せしめるようになっており、これにより対応する画素領域の液晶の光透過率を制御するようになっている。

【 0 0 1 6 】

各ゲート信号線GLの一端は透明基板の一边側（図中左側）に延在され、その延在部は該透明基板SUB1に搭載される垂直走査回路からなる半導体集積回路GDRCのバンプと接続される端子部GTMが形成され、また、各ドレイン信号線DLの一端も透明基板SUB1の一边側（図中上側）に延在され、その延在部は該透明基板SUB1に搭載される映像信号駆動回路からなる半導体集積回路DDRCのバンプと接続される端子部DTMが形成されている。

【 0 0 1 7 】

半導体集積回路GDRC、DDRCはそれぞれ、それ自体が透明基板SUB1上に完全に搭載されたもので、いわゆるCOG（チップオンガラス）方式と称されている。

【 0 0 1 8 】

半導体集積回路GDRC、DDRCの入力側の各バンプも透明基板SUB1に形成された端子部GTM2、DTM2にそれぞれ接続されるようになっており、これら各端子部GTM2、DTM2は各配線層を介して透明基板SUB1の周辺

のうち最も端面に近い部分にそれぞれ配置された端子部G T M 3、D T M 3に接続されるようになっている。

また、各対向電圧信号線C Lの一端（右端）は、それぞれ共通に接続されて透明基板S U B 1の端辺にまで延在されて端子部C T Mに接続されている。

【 0 0 1 9 】

前記透明基板S U B 2は、前記半導体集積回路が搭載される領域を回避するようにして透明基板S U B 1と対向配置され、該透明基板S U B 1よりも小さな面積となっている。

【 0 0 2 0 】

そして、透明基板S U B 1に対する透明基板S U B 2の固定は、該透明基板S U B 2の周辺に形成されたシール材S Lによってなされ、このシール材S Lは透明基板S U B 1、S U B 2の間の液晶を封止する機能も兼ねている。

【 0 0 2 1 】

なお、上述した説明では、C O G方式を用いた液晶表示装置について説明したものであるが、本発明はT C P方式のものであっても適用できる。ここで、T C P方式とは、半導体集積回路がテープキャリア方式によって形成されたもので、その出力端子が透明基板S U B 1に形成された端子部に接続され、入力端子が該透明基板S U B 1に近接して配置されるプリント基板上の端子部に接続されるようになっている。

【 0 0 2 2 】

《画素の構成》

図1は上述した液晶表示装置の画素の一実施例を示す平面図である。また、同図のIII-III線における断面図を図3に、IV-IV線における断面図を図4に、V-V線における断面図を図5に示している。

【 0 0 2 3 】

なお、この実施例の液晶表示装置は、その画素電極P Xと対向電極C Tとの間に透明基板S U B 1とほぼ平行な成分をもつ電界が発生していない場合には黒表示がなされるノーマリブラックモードの構成となっており、このノーマリブラックモードは液晶の特性（この実施例ではたとえばp型）、画素電極P Xと対向電

極CTとの間の電界の方向、配向膜ORIのラビング方向、偏光板POLの偏光透過軸方向によって設定できるようになっている。

【0024】

まず、透明基板SUB1の表面であって画素領域の下側には図中x方向に延在するゲート信号線GLが形成されている。このゲート信号線GLはたとえばCrあるいはその合金からなっている。

【0025】

このゲート信号線GLは、該画素領域の上側に位置づけられる画素領域の対応するゲート信号線（図示せず）、後述するドレイン信号線DL、該画素領域の右側に位置づけられる画素領域の対応するドレイン信号線（図示せず）とともに、該画素領域を囲むようにして形成されている。

【0026】

また、前記ゲート信号線GLに隣接して該ゲート信号線GLと平行に走行する対向電圧信号線CLが形成されている。この対向電圧信号線CLはたとえばゲート信号線GLの形成の際に同時に形成され、たとえばCrあるいはその合金からなっている。

【0027】

また、透明基板SUB1の上面には、前記ゲート信号線GLと対向電圧信号線CLとの形成領域を回避してたとえばITO（Indium-Tin-Oxide）膜あるいはIZO（Indium-Zinc-Oxide）膜等からなる透光性の画素電極PXが形成されている。

この画素電極PXは画素領域の大部分に形成された平面状の電極として形成されている。

【0028】

このようにゲート信号線GL、対向電圧信号線CL、画素電極PXが形成された透明基板SUB1の表面にはこれらゲート信号線GL等をも被ってたとえばSiN等からなる絶縁膜GIが形成されている（図3、図4、図5参照）。

【0029】

この絶縁膜GIは、前記ゲート信号線GL、対向電圧信号線CLに対しては後

述のドレイン信号線DLとの層間絶縁膜としての機能を、後述の薄膜トランジスタTFTに対してはそのゲート絶縁膜としての機能を、後述の容量素子Cstgに対してはその誘電体膜としての機能を有するようになっている。

【0030】

そして、前記絶縁膜GIの上面であってゲート信号線GLと重畳する部分にたとえばアモルファスSi(a-Si)からなる半導体層ASが形成されている。

この半導体層ASは薄膜トランジスタTFTの半導体層となり、この上面にドレイン電極SD1およびソース電極SD2を形成することによって、ゲート信号線GLの一部をゲート電極とする逆スタガ構造のMIS型トランジスタが形成されるようになっている。

【0031】

なお、この半導体層ASは薄膜トランジスタTFTの形成領域ばかりでなく、後述のドレイン信号線DLの形成領域にも形成されている。該ドレイン信号線DLのゲート信号線GLおよび対向電圧信号線CLに対する層間絶縁膜としての機能を前記絶縁膜GIとともにもたせるためである。

【0032】

薄膜トランジスタTFTのドレイン電極SD1はドレイン信号線DLと同時に形成されるようになっており、この際に、該ドレイン電極SD1と薄膜トランジスタTFTのチャネル長に相当する分だけの間隔を有してソース電極SD2が形成されるようになっている。

【0033】

すなわち、前記絶縁膜GI上にて図中y方向に延在するドレイン信号線DLが形成され、この際に、その一部が前記半導体層ASの上面まで延在させることによってドレイン電極SD1が形成されている。これらドレイン信号線DLおよびドレイン電極SD1はたとえばCrあるいはその合金によって形成されている。

【0034】

また、この際に形成されるソース電極SD2は半導体層ASの形成領域をはみ出して延在され、この延在部は前記画素電極PXとの接続を図るコンタクト部となっている。

また、ソース電極SD2は対向電圧信号線CLとの間の容量素子Cstgとしての機能を有するようになっている。

【0035】

このように薄膜トランジスタTFT、ドレイン信号線DL、画素電極PXが形成された透明基板SUB1の表面には該薄膜トランジスタTFT等をも被ってたとえばSiN等からなる無機膜PSV1および樹脂膜等からなる有機膜PSV2の順次積層体からなる保護膜PSVが形成されている（図3、図4、図5参照）。この保護膜PSVは主として薄膜トランジスタTFTの液晶LCとの直接の接触を回避させるために形成されている。

【0036】

保護膜PSVの一部として樹脂膜等からなる有機膜PSV2を用いているのは、該有機膜PSV2の誘電体率が小さいことから、該保護膜PSVの下層に位置づけられる信号線と該保護膜PSVの上層に位置づけられる電極との間に生じる容量を小さくさせるためである。

【0037】

これにより、前記画素電極PXと後述の対向電極CTとの間に発生する電界のうち透明基板SUB1とほぼ垂直方向の電界は、誘電率の小さな前記保護膜によって残像を発生し難くなる。

【0038】

有機膜PSV2は、該無機膜PSV1と比較して厚膜化が容易であり、無機膜PSV1と比較して平坦な表面を得ることが容易である。そのため、透明基板SUB1上の配線等の端部の段差が原因で生じる配向膜の塗布不良や、ラビング時の陰による初期配向不良、液晶のスイッチング異常（ドメイン）を防止する効果がある。

【0039】

そして、この保護膜PSVの上面には図中y方向に延在しx方向に並設される複数の帯状の対向電極CTが形成されている。この対向電極CTはたとえばITO（Indium-Tin-Oxide）膜あるいはIZO（Indium-Zinc-Oxide）膜等のような透明の導電膜から形成されている。

【0040】

これら各対向電極CTは、前記対向電圧信号線CLと重畳する領域にて互いに接続されるパターンとすることにより電氣的に接続された構成となっているとともに、ここの部分にて前記保護膜PSV（有機膜PSV2、無機膜PSV1）に形成されたコンタクトホールCH1を介して前記対向電圧信号線CLに接続されている。

【0041】

また、このコンタクトホールCH1の形成の際に、画素電極PXの一部を露出させるコンタクトホールCH2および薄膜トランジスタTFTのソース電極SD2の延在部の一部を露出させるコンタクトホールCH3も形成され、前記対向電極CTを構成する材料によって、画素電極PXと薄膜トランジスタTFTのソース電極SD2とが接続されている。

【0042】

さらに、前記ドレイン信号線DLの形成領域上において該ドレイン信号線DLの中心軸をほぼ同じにし、かつ該ドレイン信号線DLよりも幅広の対向電極CTが形成されている。換言すれば、この対向電極CTを透明基板SUB1を垂直方向から観た場合に前記ドレイン信号線DLが露出することなく完全に被った状態で形成されている。

【0043】

この対向電極CTは、たとえばITO膜等からなる透明の導電層で形成されているにも拘らず、ドレイン信号線DLの近傍において液晶を駆動させる電界による光漏れを遮光する遮光膜として機能するようになっている。

【0044】

すなわち、上述したように、この液晶表示装置は画素電極PXと対向電極CTとの間に透明基板SUB1とほぼ平行な成分をもつ電界が発生していない際には黒表示がなされるノーマリブラックモードの構成となっている。このことは対向電極CTの上方において、透明基板SUB1とほぼ垂直方向に電界が多く発生しており、該透明基板SUB1とほぼ平行な成分をもつ電界が発生していないことから黒表示されることになり、前記対向電極CTは遮光膜の代わりとすることが

できる。

【0045】

また、ドレイン信号線DL上の対向電極CTは、該ドレイン信号線DLから生じる電界を終端させることができ、該ドレイン信号線DLと隣接する画素電極PX側に終端するのを抑制できるようになっている。

【0046】

この場合、保護膜PSVは積層体として構成し、その上層に誘電率の低い樹脂層からなる保護膜PSV2を用いていることもドレイン信号線DLからの電界を容易に該対向電極CT側に終端させやすくしている。

【0047】

このことは、画素電極PXは薄膜トランジスタTFTを介した映像信号に基づく電界のみを対向電極CTとの間に発生せしめることができ、ドレイン信号線DLからのノイズとなる電界が侵入しないことから表示の不良を回避できる構成となっている。

【0048】

さらに、対向電極CTはドレイン信号線DLの形成領域にまで及んで形成された構成となっているため、たとえば設定された本数の対向電極CTの離間距離が大きくなり、これにより開口率の向上が図れるようになる。

【0049】

このように対向電極CTが形成された透明基板SUB1の表面には該対向電極CTをも被って配向膜ORI1が形成されている。この配向膜ORI1は液晶LCと直接に接触して該液晶LCの分子の初期配向方向を規制する膜で、この実施例では、そのラビング方向は図中y方向に対して $+\theta$ 方向あるいは $-\theta$ 方向となっている。ここで、前記 θ は 0° より大きく 45° より小さく、望ましくは 5° から 30° の範囲に設定されている。

【0050】

なお、透明基板SUB1の液晶側と反対側の面には偏光板POL1が形成され、その偏光軸方向は前記配向膜ORI1のラビング方向と同一あるいはそれと直交する方向となっている。

【 0 0 5 1 】

また、このように構成された透明基板 SUB 1 と液晶 LC を介して対向配置される透明基板 SUB 2 の液晶側の面には、各画素領域を画するようにしてブラックマトリクス BM が形成されている。

このブラックマトリクス BM は表示のコントラストを向上させるため、そして、薄膜トランジスタ TFT への外来光の照射を回避するために形成されている。

【 0 0 5 2 】

このようにブラックマトリクス BM が形成された透明基板 SUB 2 の表面には、y 方向に並設される各画素領域に共通な色のカラーフィルタ FIL が形成され、x 方向にたとえば赤 (R)、緑 (G)、青 (B) の順に配置されている。

【 0 0 5 3 】

そして、これらブラックマトリクス BM およびカラーフィルタ FIL をも被ったたとえば樹脂膜からなる平坦化膜 OC が形成され、この平坦化膜 OC の表面には配向膜 ORI 2 が形成されている。この配向膜 ORI 2 のラビング方向は透明基板 SUB 1 側の配向膜のそれと同じになっている。

【 0 0 5 4 】

なお、透明基板 SUB 1 の液晶側と反対側の面には偏光板 POL 2 が形成され、その偏光軸方向は前記透明基板 SUB 1 側に形成した偏光板 POL 1 の偏光軸方向と直交する方向となっている。

【 0 0 5 5 】

本実施例に示した有機膜 PSV 2 の他の機能として、保護膜自体の信頼性を向上する効果もある。従来の無機膜 PSV 1 単体で保護膜を構成した場合、配線端部のカバレッジ不良によって生じた微細な欠陥から、配線材料の一部が液晶内部に流出し、液晶の電気-光学特性に影響を与える場合があった。良好なカバレッジが得られ、厚膜が得られる有機膜 PSV 2 を導入することで上記の不良を防止できる。

【 0 0 5 6 】

上述した実施例では、ノーマリブラックモードの構成の液晶表示装置について説明したものである。しかし、ノーマリホワイトモードの構成についても適用で

きることはいうまでもない。

【0057】

実施例 2.

図 6 は本発明による液晶表示装置の画素構成の他の実施例を示す平面図であり、図 1 に対応した図面となっている。また、同図の VII-VII 線における断面図を図 7 に、VIII-VIII 線における断面図を図 8 に示している。

実施例 1 の場合と異なる構成は、画素電極 P X は絶縁膜 G I の上層に、また保護膜 P S V の下層に形成されていることにある。

このため、この画素電極 P X は薄膜トランジスタ T F T のソース電極 S D 2 と同層に形成され、これらの接続にあってコンタクトホールを必要としなくなる。

すなわち、該ソース電極 S D 2 の延在部を設け、この延在部に画素電極 P X が重ねられるようにして形成することにより、それらの接続がなされる。

保護膜 P S V は、実施例 1 と同様に、無機材料層からなる保護膜 P S V 1 および有機材料層からなる保護膜 P S V 2 の順次積層体から構成されているため、その誘電率を小さくでき、信号線と該保護膜 P S V 上に形成される対向電極 C T との容量結合を小さくすることができる。

【0058】

実施例 3.

図 9 は本発明による液晶表示装置の画素構成の他の実施例を示す平面図であり、図 6 に対応した図面となっている。また、同図の X-X 線における断面図を図 10 に、XI-XI 線における断面図を図 11 に示している。

実施例 1、2 の場合と異なる構成は、画素電極 P X は無機材料層からなる保護膜 P S V 1 の上層、有機材料層からなる保護膜 P S V 2 の下層に形成されていることにある。

該画素電極 P X は、無機材料層からなる保護膜 P S V 1 を介して薄膜トランジスタ T F T のソース電極 S D 2 と異なる層に形成されることから、該保護膜 P S V 1 に形成されたコンタクトホール C H 4 を介して該ソース電極 S D 2 とが接続されるようになっている。

これにより、画素電極 P X と対向電極 C T との間には、有機材料層からなる保

護膜 P S V 2 のみが介在される構成となる。

また、この保護膜 P S V 2 は有機材料を塗布することによって形成できることから、その膜厚を容易に大きくでき、たとえば無機材料層の層厚よりも大きく構成することにより、信号線と対向電極 C T の容量結合を極力小さくすることができるようになる。

【 0 0 5 9 】

【発明の効果】

以上説明したことから、本発明による液晶表示装置によれば、残像の発生を抑止することができる。また、開口率の向上を図ることができる。

【図面の簡単な説明】

【図 1】

本発明による液晶表示装置の画素構成の一実施例を示す平面図である。

【図 2】

本発明による液晶表示装置の一実施例を示す等価回路図である。

【図 3】

図 1 の III - III 線における断面図である。

【図 4】

図 1 の IV - IV 線における断面図である。

【図 5】

図 1 の V - V 線における断面図である。

【図 6】

本発明による液晶表示装置の画素構成の他の実施例を示す平面図である。

【図 7】

図 6 の VII - VII 線における断面図である。

【図 8】

図 6 の VIII - VIII 線における断面図である。

【図 9】

本発明による液晶表示装置の画素構成の他の実施例を示す平面図である。

【図 1 0】

図9のX-X線における断面図である。

【図11】

図9のXI-XI線における断面図である。

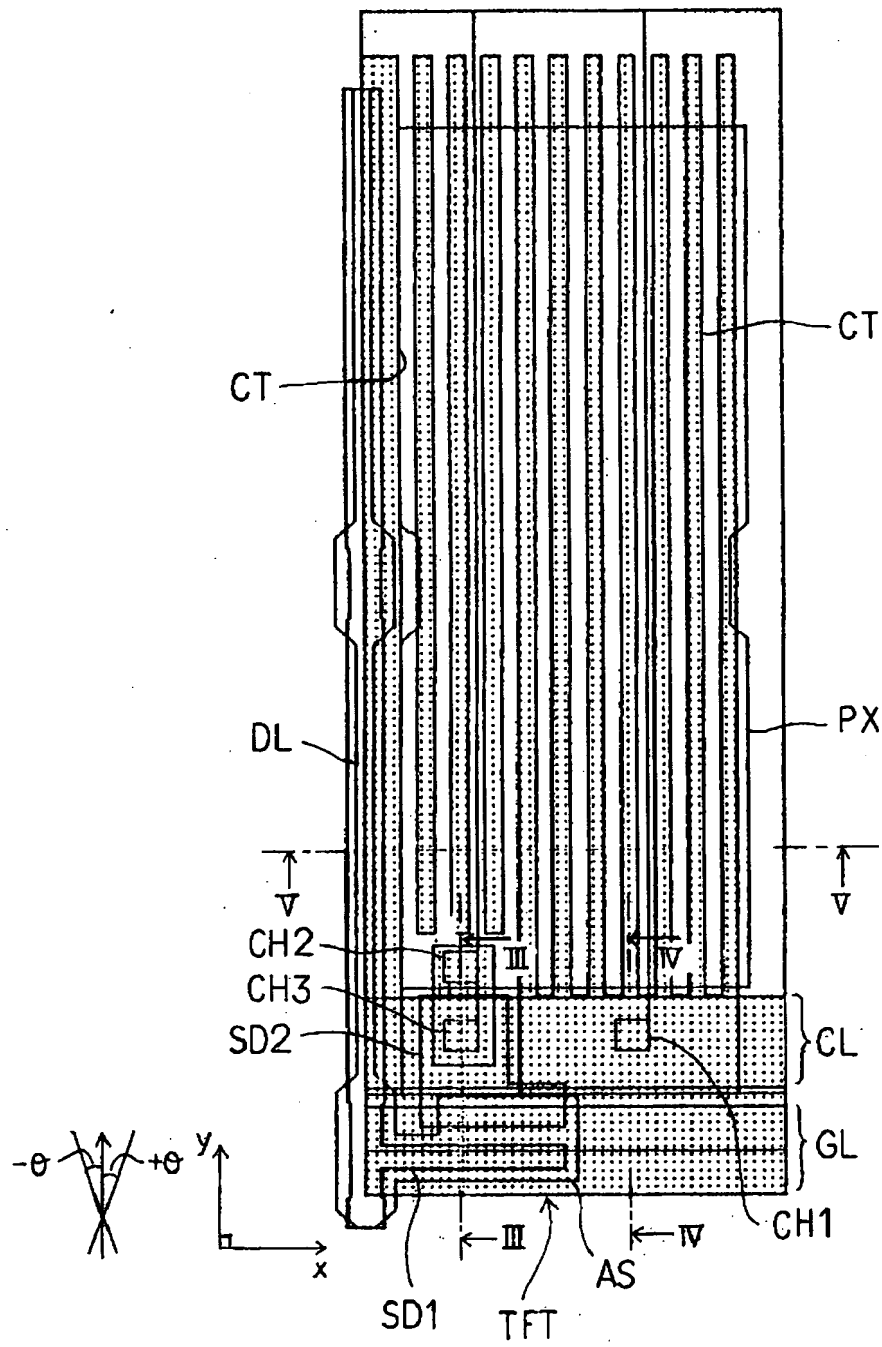
【符号の説明】

SUB1、SUB2…透明基板、GL…ゲート信号線、CL…対向電圧信号線、GI…絶縁膜、AS…半導体層、SD1…ドレイン電極、SD2…ソース電極、TFT…薄膜トランジスタ、PSV1…無機材料層からなる保護膜、PSV2…有機材料層からなる保護膜、CT…対向電極。

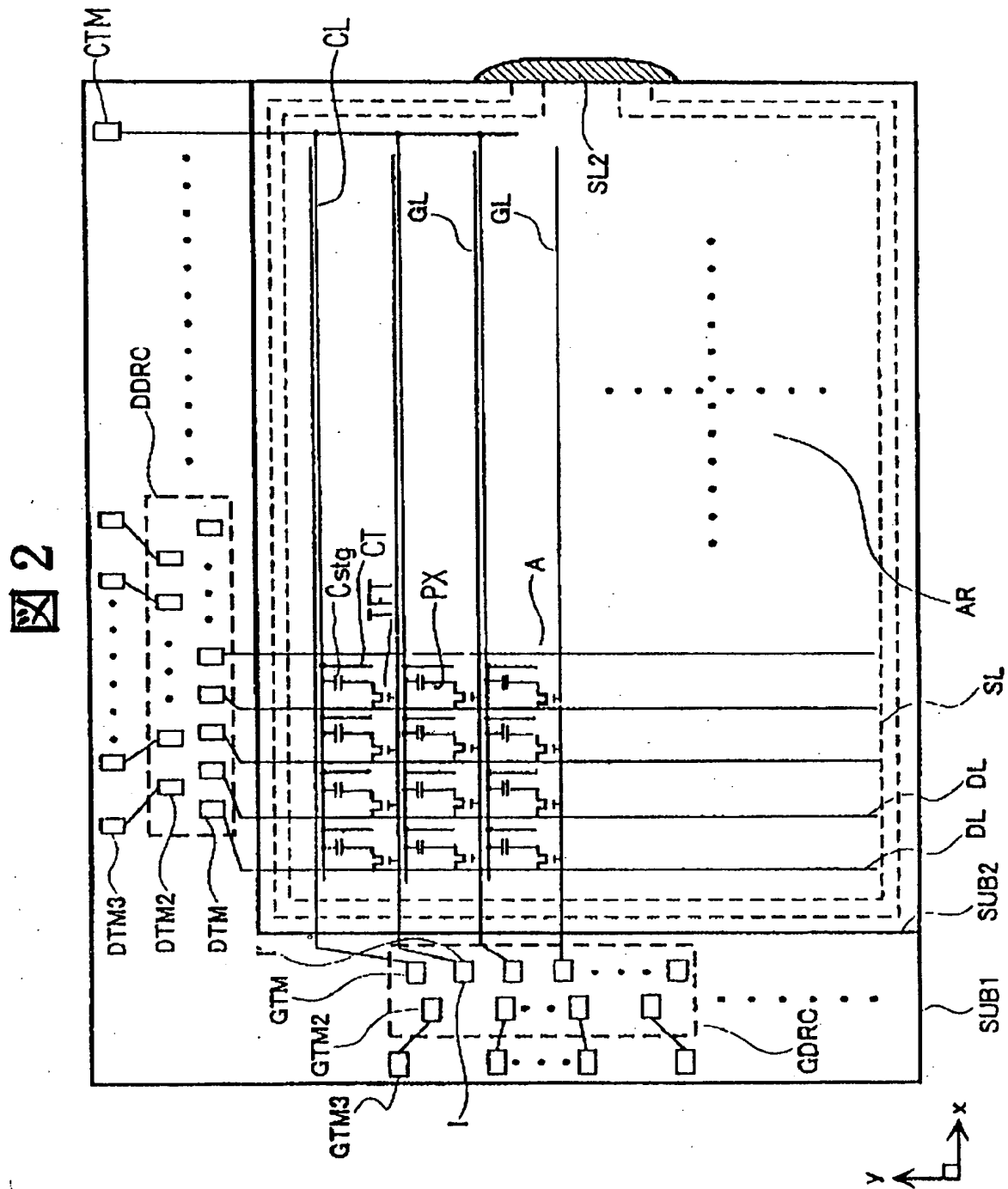
【書類名】 図面

【図 1】

図 1

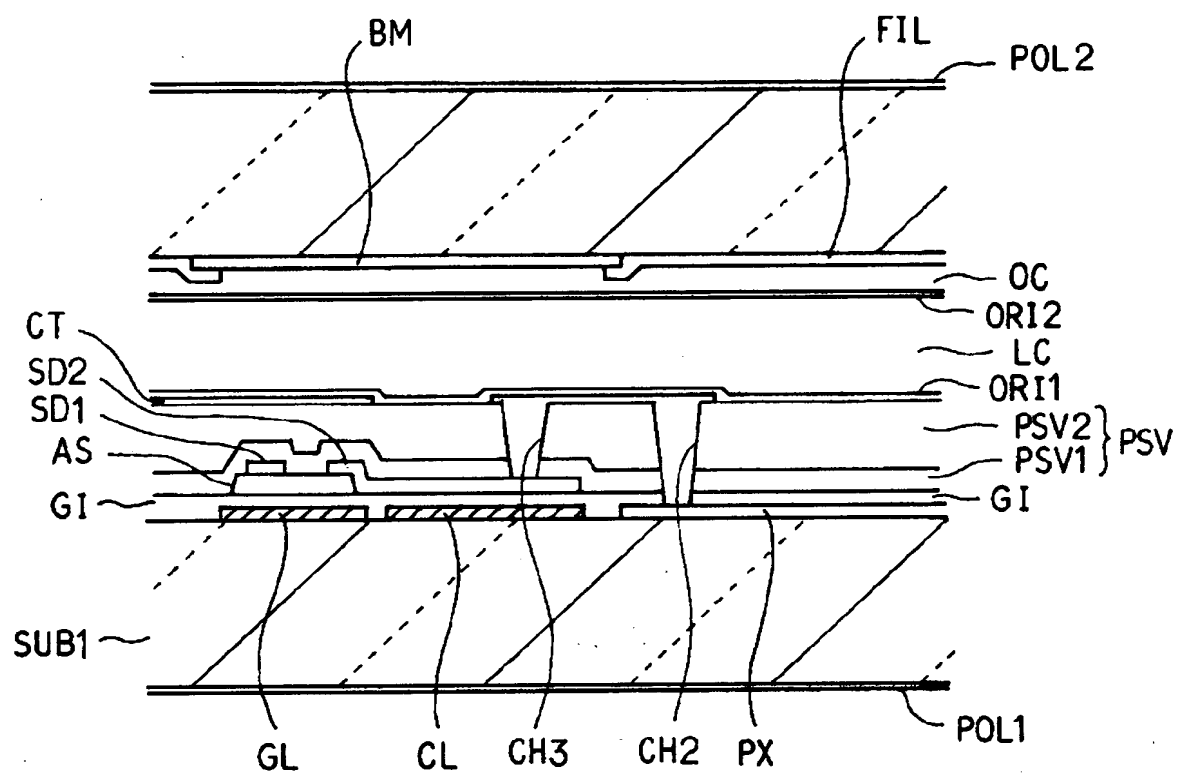


【図 2】



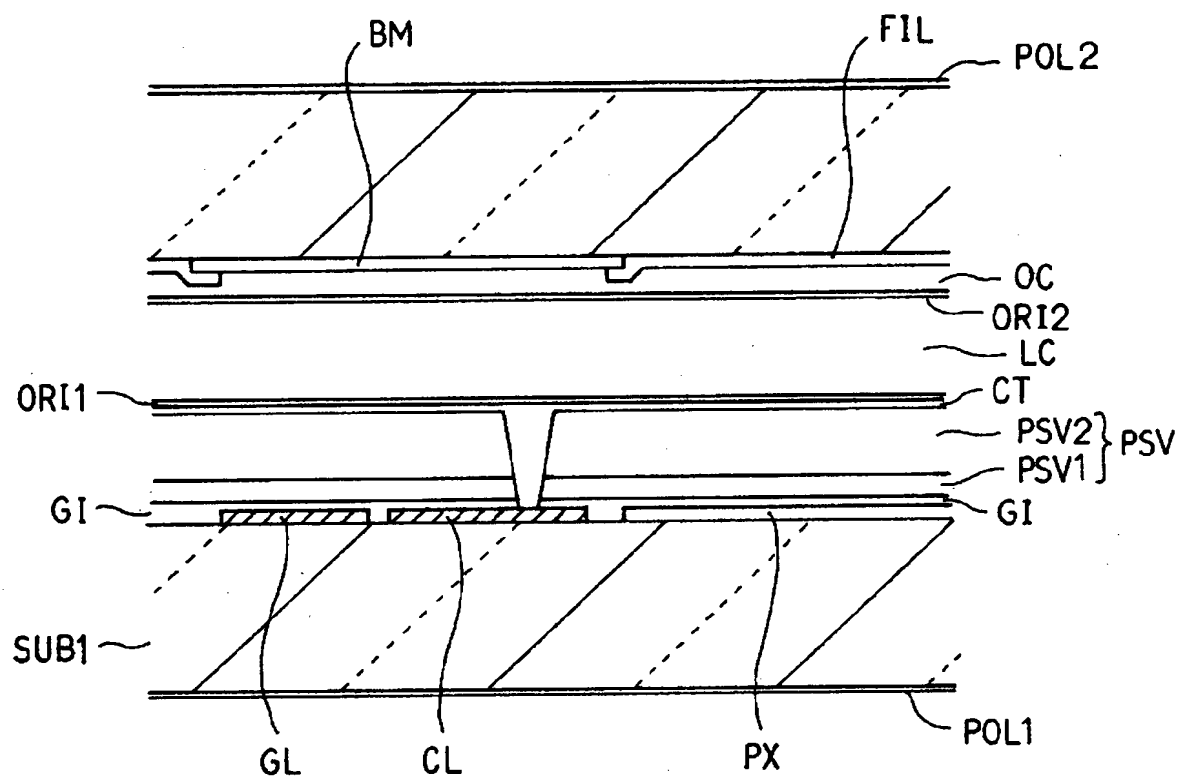
【図 3】

図 3



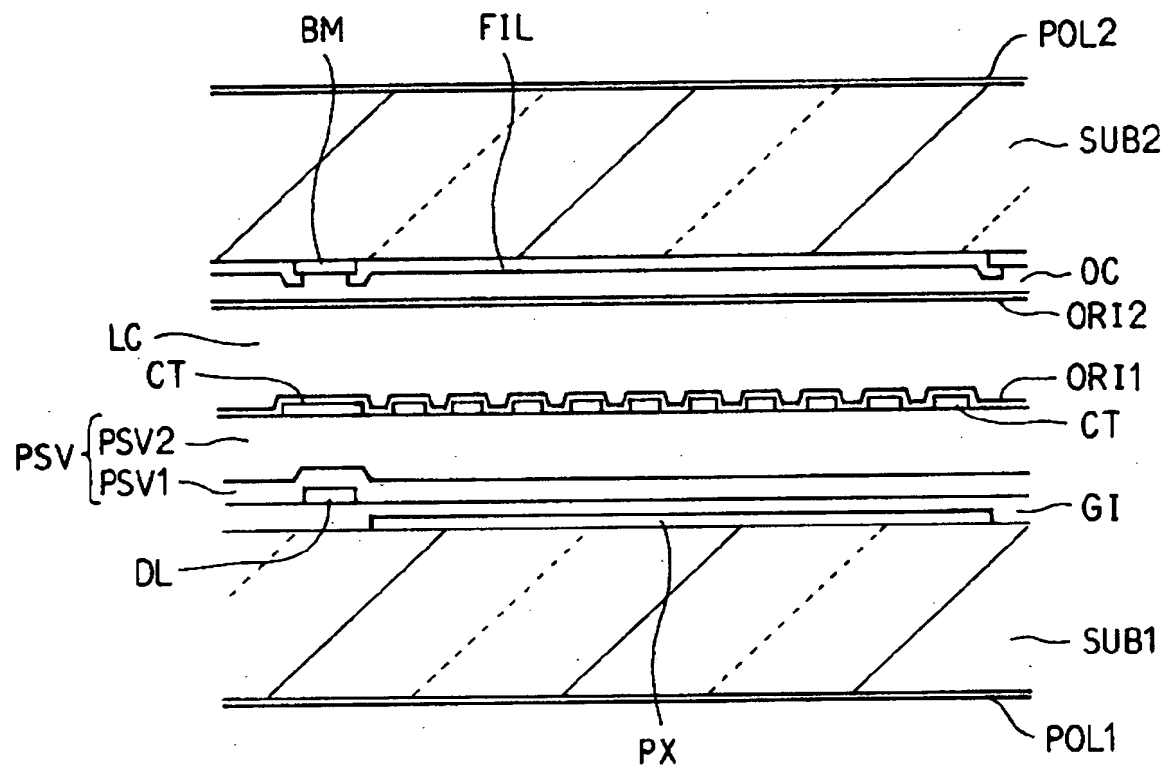
【図 4】

図 4



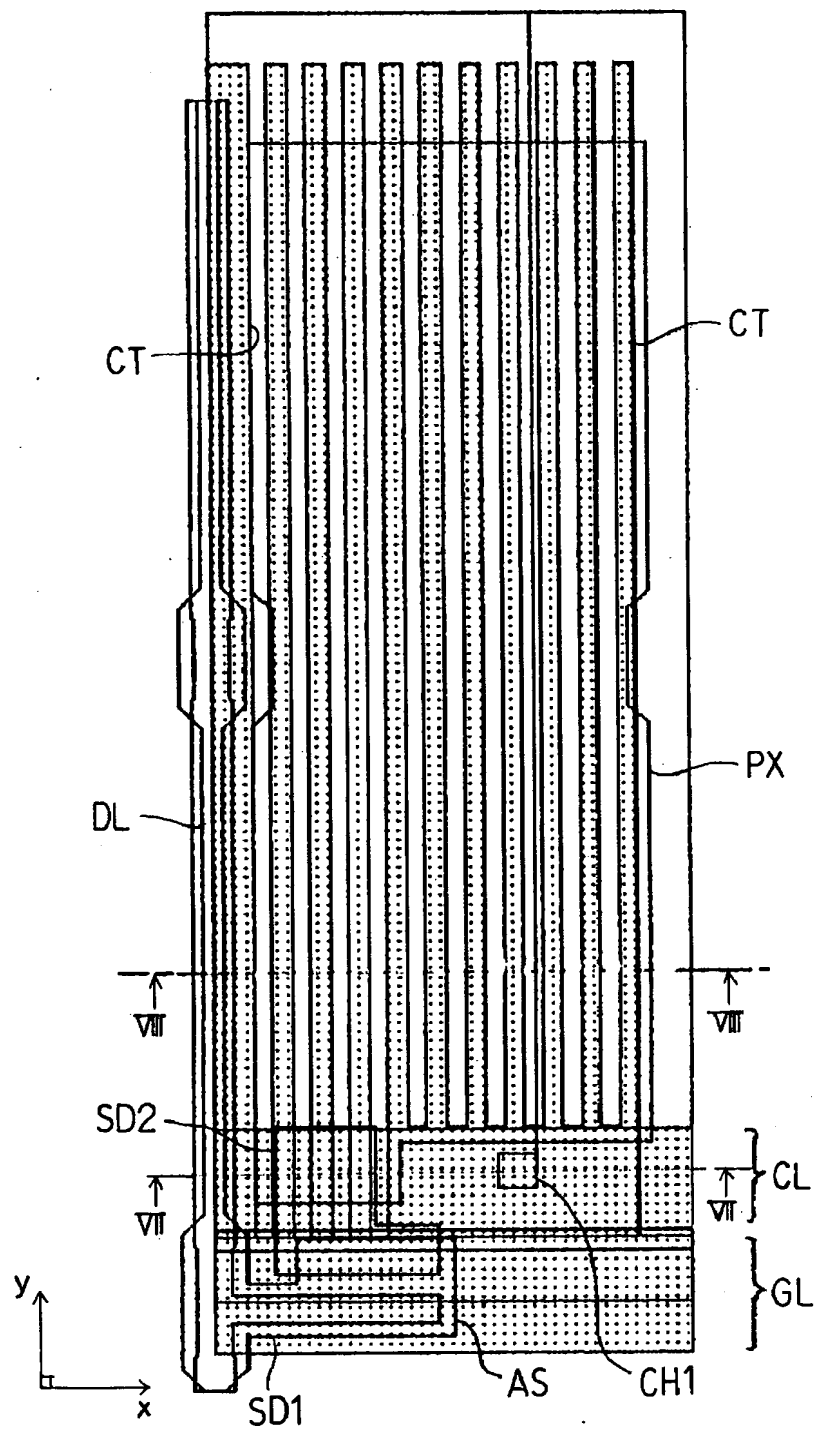
【図 5】

図 5



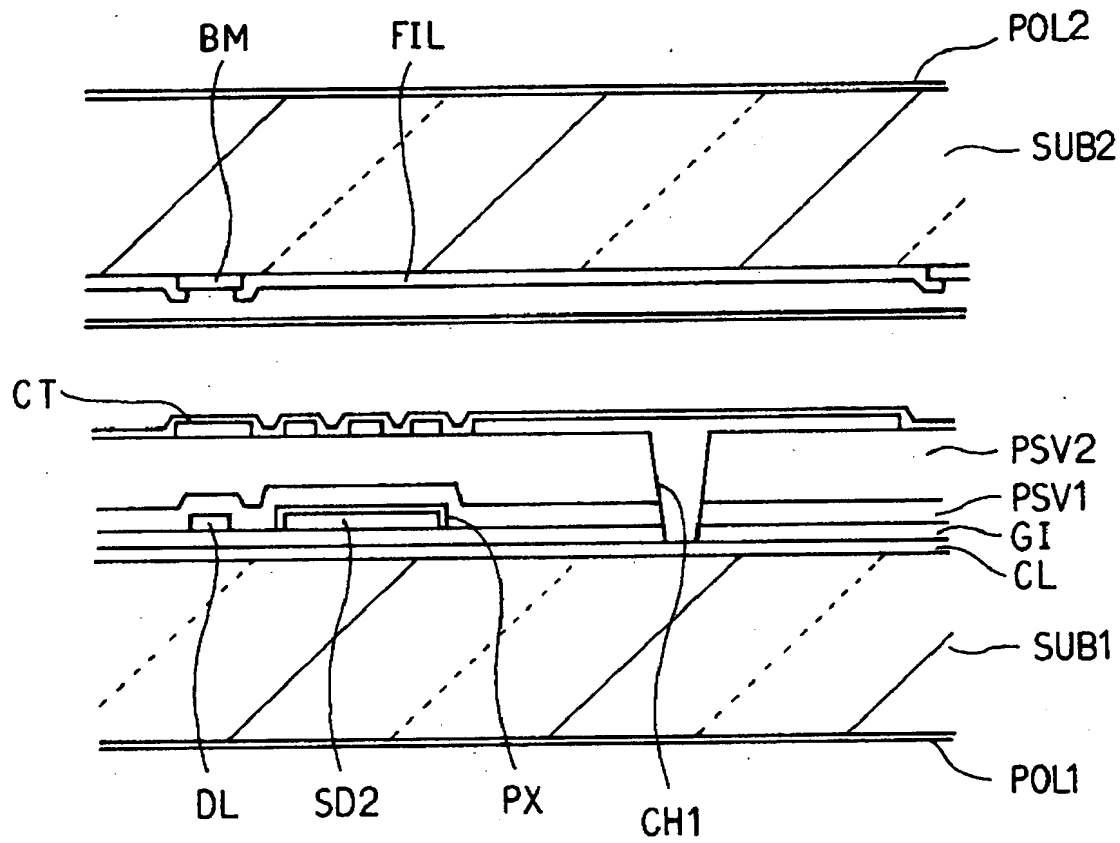
【図 6】

図 6



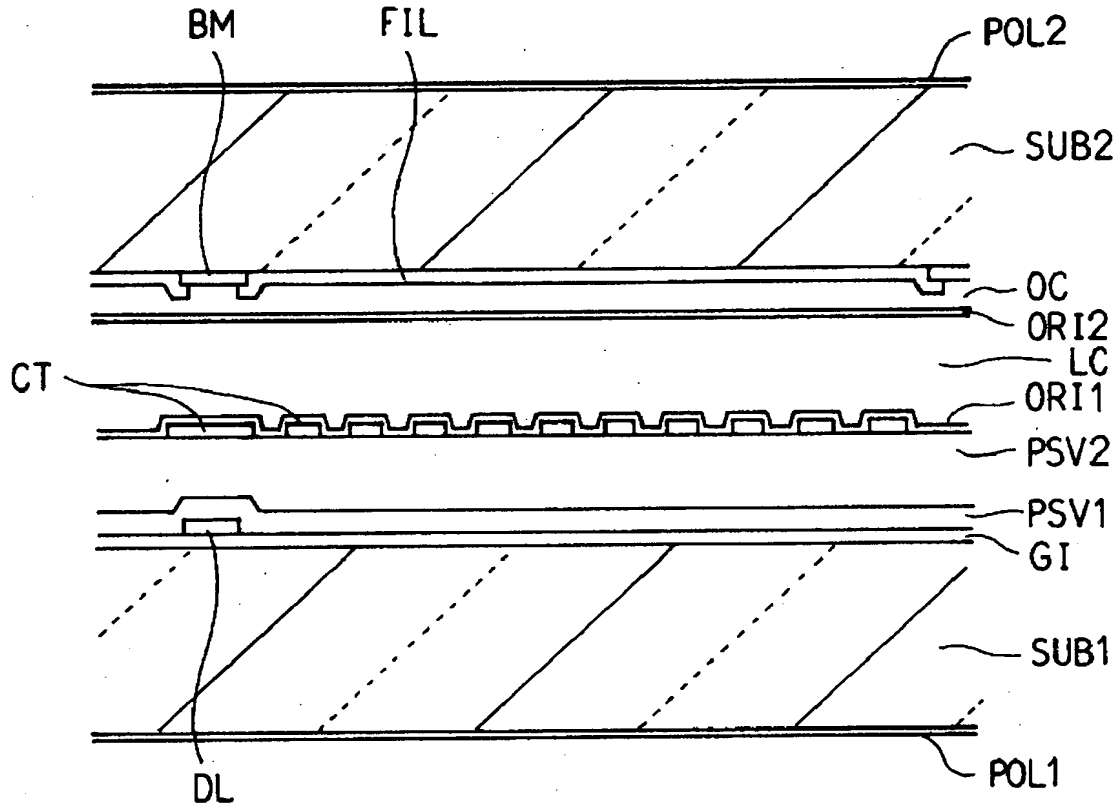
【図 7】

図 7



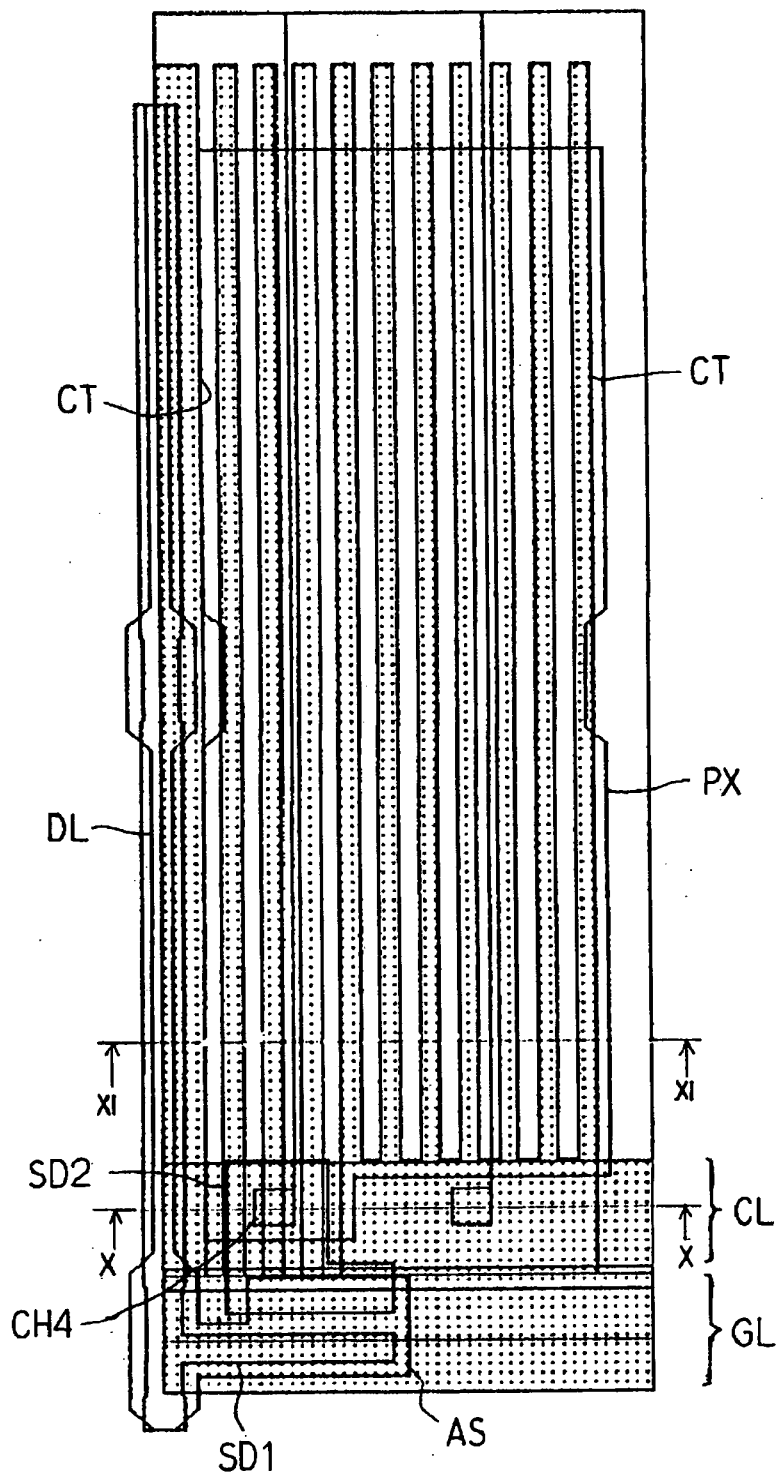
【図 8】

図 8



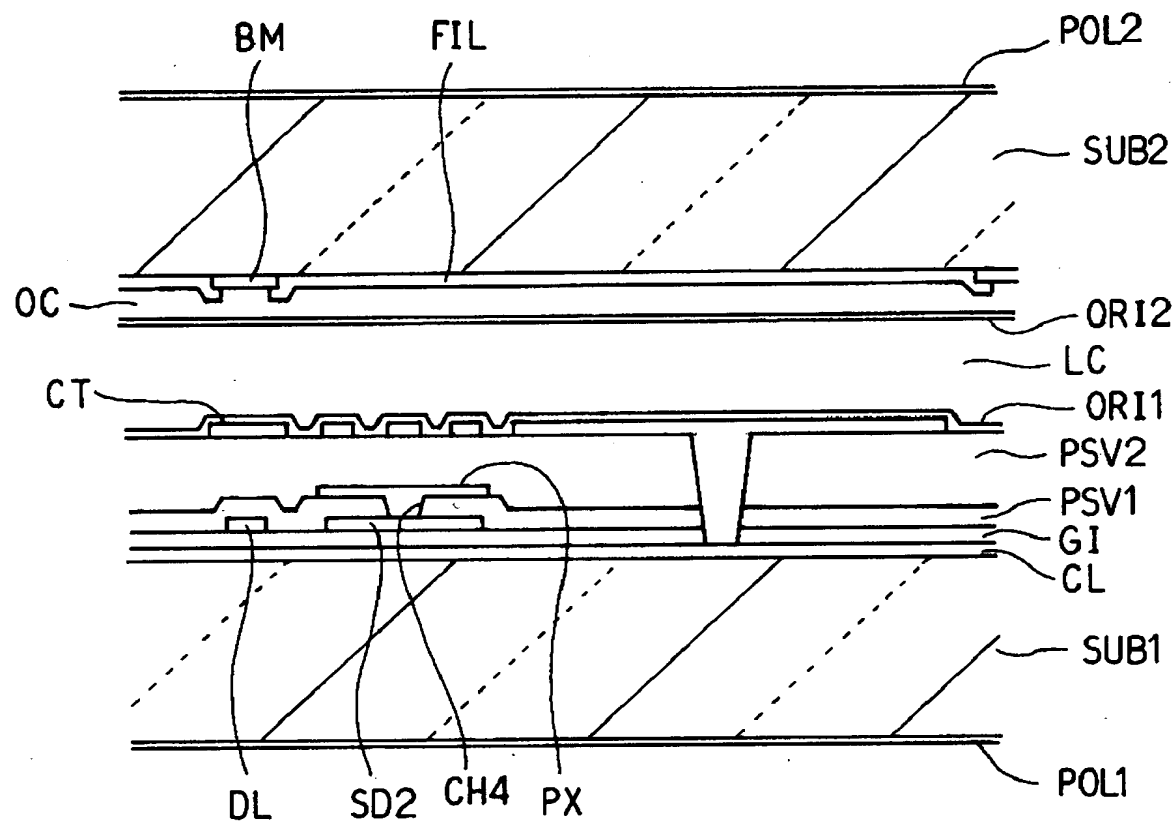
【図 9】

図 9



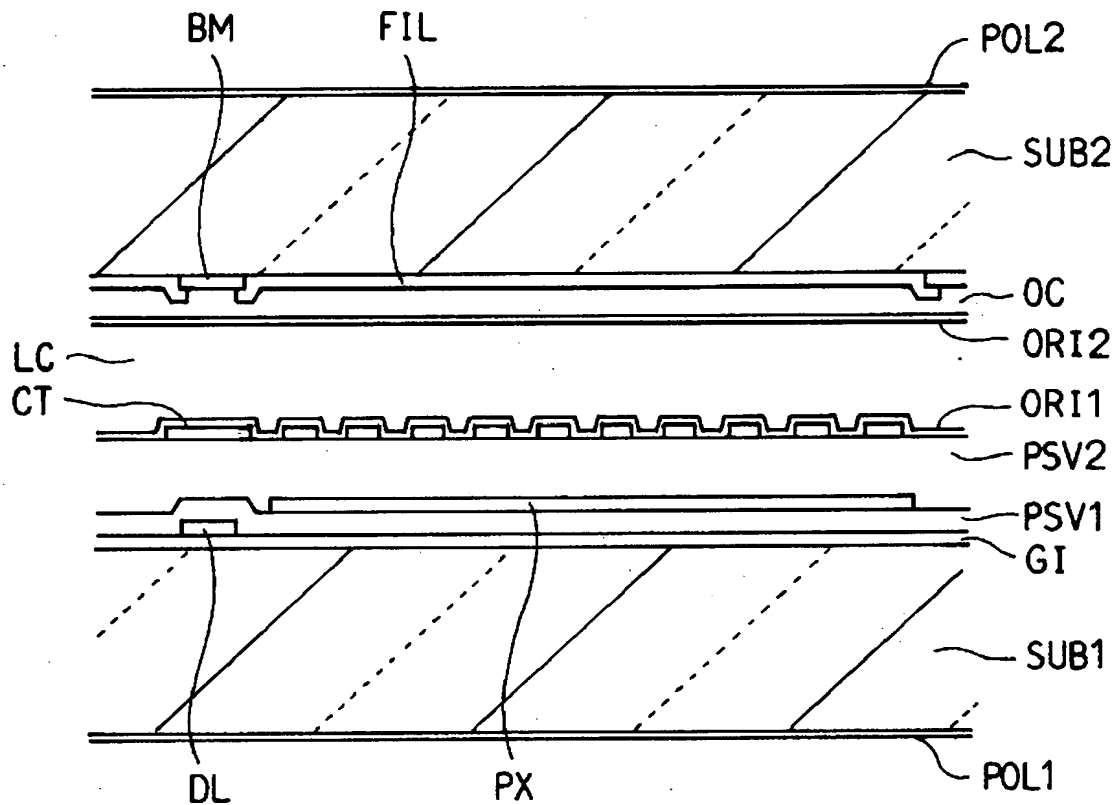
【図10】

図 10



【図 11】

図 11



【書類名】 要約書

【要約】

【課題】 残像を抑制する。

【解決手段】 液晶を介して対向配置される基板のうち一方の基板の該液晶側の画素領域に、ゲート信号線からの走査信号の供給により駆動される薄膜トランジスタと、この薄膜トランジスタを介してドレイン信号線からの映像信号が供給される画素電極と、この画素電極との間に電界を生じせしめる対向電極とが備えられ、前記対向電極は積層絶縁膜を介して画素電極の上層に形成され、前記積層絶縁膜は、前記薄膜トランジスタのゲート絶縁膜を一部とする絶縁膜、無機材料層と有機材料層の順次積層体からなる保護膜からなり、前記対向電極は一方向に延在し該一方向に交差する方向に並設される複数の帯状電極からなるとともに、前記画素電極は画素領域の大部分の領域に形成される透光性の平面状電極からなる。

【選択図】 図 1

認定・付加情報

特許出願の番号	特願2001-019809
受付番号	50100116999
書類名	特許願
担当官	第二担当上席 0091
作成日	平成13年 1月31日

<認定情報・付加情報>

【提出日】	平成13年 1月29日
-------	-------------

出 願 人 履 歴 情 報

識別番号

[000005108]

1. 変更年月日 1990年 8月31日

[変更理由] 新規登録

住 所 東京都千代田区神田駿河台4丁目6番地
氏 名 株式会社日立製作所